

ITU - T G. 728 语音压缩算法的实时实现

刘湘雯, 张敏, 赵世廉

(空军工程大学 电讯工程学院, 陕西 西安 710077)

摘要:ITU - T G. 728 建议是国际电信联盟于 1992 年制定的比特率为 16 kb/s 的低延时 CELP 类语音编码器。在扼要介绍 G. 728 编解码算法原理基础上, 详细讨论了 G. 728 的 LD - CELP 算法在 TMS320C6211 上实时实现的硬件设计和软件开发及系统设计中的一些关键技术。

关键词:G. 728 建议; TMS320C6211; 语音编码器

中图分类号:TN911.7 **文献标识码:**A **文章编号:**1009 - 3516(2002)02 - 0053 - 03

G. 728 建议使用的算法是低延迟码激励线性预测(Low - delay Code Excited Linear Prediction, LD - CELP), 它基于 CELP 编码模型, 编码延迟为 0.625 ms, 重建语音质量达到 MOS 4.0, 为 H. 320 会议电视系统声音的可选项, 可用于移动通信、DCME 等场合。

CELP 采用分帧技术进行编码, 帧长一般为 20 ~ 30 ms。CELP 编码基于合成分析(A - B - S)的搜索过程、感觉加权矢量量化(VQ)和线性预测(LP)技术。^[1]

LD - CELP 算法保留了传统的 CELP 技术的精髓, 即通过合成 - 分析的方法进行激励码本搜索^[2]。不同之处在于它采用增益与预测器的反向自适应更新方式, 得以达到 0.625 ms 的算法延迟和小于 2 ms 的一路编解码延迟。并且 LD - CELP 算法只需要传输激励码本的索引号, 而无需传送预测器特征参数。预测系数是通过以前量化过的语音进行线性预测编码(LPC)分析得到并更新的。激励增益则是根据保留在以前的量化激励信号中的增益信息来更新。激励矢量和增益自适应更新的块长度只有 5 个样值。LD - CELP 还采用一个听觉加权滤波器, 它通过对非量化语音的线性预测编码分析来更新。

图 1 是编码器的框图, 图 2 是解码器的框图。从图中我们可以看出, 编解码器中, 主要用到了两种滤波器: 听觉加权滤波器、合成滤波器和一个反向增益预测器。在它们各自的自适应中用到的基本求解结构都是先加混合窗, 再进行 LPC 分析, 最后利用 Levinson - Durbin 递推算法确定滤波器和预测器的参数。所采用的混合加窗保证了 LPC 分析的精度, 也适应于 DSP 定点处理。

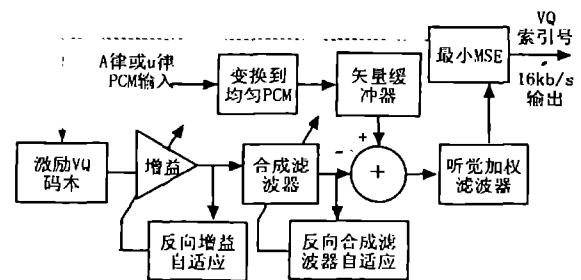


图 1 编码器框图

1 G. 728 编解码算法的实现

1.1 硬件设计

本系统是由 TI(Texas Instment) 的定点数字信号处理芯片 TMS320C6211 与 PC 机并行口接口的主从系统。硬件系统实现如图 3 所示。

TMS320C6211 具有一个 EDMA

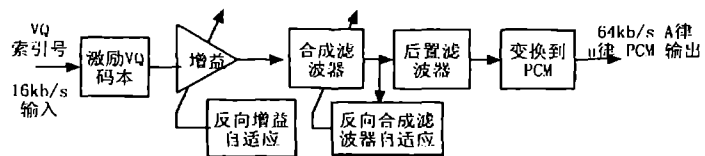


图 2 解码器框图

(Enhanced Direct Memory Access)口,与 DMA 一样可以在后台高效的完成存储空间中的数据搬移,还可以对 16 个通道进行彼此独立的控制。主机通过 EDMA 口为 McBSP (Multi-channel Buffered Serial Port) 服务时,串口数据读写具有自动缓冲能力,在处理器全速运行的情况下,TMS320C6211 可以自动完成 EDMA 口的数据接收和发送,这为系统的设计带来了很大的便利。

启动时,首先由系统复位,对各寄存器状态进行初始化,然后由 PC 机通过 EDMA 口将程序装载入 TMS320C6211 存储器中。装载完成后,TMS320C6211 全速运行。此时,PC 主机可以查寻其运行状态、读取压缩后的 G. 728 码流,也可以送入待解码的 G. 728 码流。

系统正常运行时,语音信号由麦克风输入,经 A/D 变换为数字信号,为了电平匹配,在信号进入 DSP 之前须经过开关电路的电平转换(5~3.3 V),之后,语音数字信号送入 DSP 的 McBSP 口,对该语音信号进行编码,编码数据通过 EDMA 送到主机进行存储。需要译码的数据从主机经过 EDMA 送到 DSP 进行译码,译码后获得的语音数字信号经过 McBSP 口送至 D/A 变换器,形成语音后由耳机输出。系统的逻辑控制通过 CPLD 电路完成,一方面实现电平匹配,另一方面完成一些逻辑信号的译码。工作模式开关可以设置 DSP 的时钟模式、工作状态模式(MP/MC)。

1.2 软件设计

整个软件大体可以分为三个部分:中断部分、语音信号的编解码部分和上层处理部分。编解码部分实现的是 G. 728 建议的定点语音编解码算法。软件部分的总体框图如图 4 所示。中断部分是整个软件系统的最底层,它完成语音信号在串口上的接收和发送。编解码部分完成 G. 728 建议的 LD-CELP 语音编解码算法。接收到的 64 kb/s 语音信号经此部分编码,形成 16 kb/s 码流发送;同时,此部分将输入的 16 kb/s 码流解码,形成 64 kb/s 的重建语音信号经串口发送。

本软件的上层处理部分仅为空循环等待,并没有进行任何处理。对于建立在 LD-CELP 语音编码算法基础上的应用,可在 TMS320C6211 芯片处理能力允许的情况下,在此部分执行。

TI 在推出 TMS320C6x 时建议使用 C 语言进行其软件开发,可是优化 C 语言需要对 C6x 的硬件结构有详细的了解,选择优化方法占据了大量的工作时间,这是我们使用汇编语言开发的一个原因。另一方面,C6x 的片内程序存储器只有 64 KByte,当程序超过 64 KByte 时,只能放在片外,而 C6x 与片外存储器的接口只有 32 bit 宽,无法满足并行处理的需要,因此把程序尽可能的放到片内成为高效利用 CPU 的关键,这也是我们提倡用汇编语言进行软件开发的另一个重要原因。

考虑到诸多因素,在进行软件开发时,我们采用了高级语言和汇编语言混合编程的方法,访问次数比较少的部分用高级语言编写,而一些频繁重复调用的程序采用汇编完成,以达到最佳的利用 DSP 芯片软硬件资源的目的,从而大大提高 DSP 芯片的开发速度,程序也更加易于维护。该算法为了在压缩语音传输速率的同时达到不降低语音质量的目的,在算法中运用了码本。该算法的软件实现主要由两个主程序 CODER.C 和 DECODER.C 组成,CODER 模块完成对语音的编码,DECODER 模块完成对语音的解码。在编写算法的过程中,考虑到了如下几个问题:

- 1) 为了对该定点算法提供合适的精度,在程序中对于不同的运算数据给出了不同的定标。
- 2) 尽可能的保护有效位数以提高运算精度,对一些中间结果保证足够的有效位数,可以大大削弱有限字长的影响。
- 3) 由于精度和溢出这一矛盾,所以在设计时对所有的的基本运算提供了子程序,进行溢出控制。
- 4) 该算法是通过多个码本进行对比来得到码本索引和误差索引的方法来实现语音的压缩的。而这

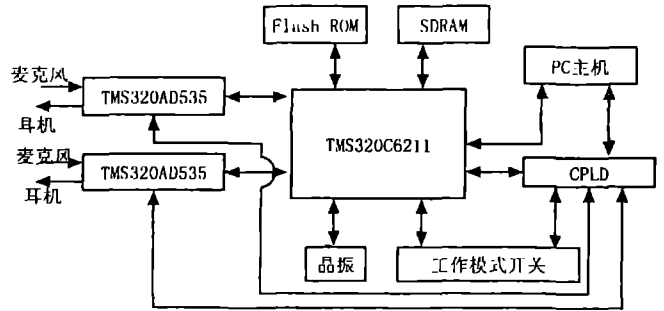


图 3 硬件系统原理方框图

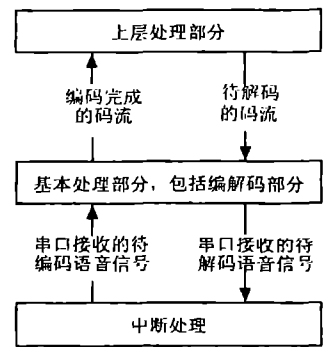


图 4 软件系统总体框图

些码本都是通过对大量的语音信号进行分析提炼得到的,而且为了在运算中减少一些复杂计算如余弦、开方、对数、反对数的运算时间,提高运算效率,对这些运算提出了查表的方法,大大提高了运算速度。

5)全部的编程要考虑到运算时间、程序结构、程序量和占用片外存储器等因素。总的原则应该是保证实时实现的前提下,占用较少的片外数据和程序存储区,选择较好的程序结构。

2 系统设计中应注意的几点问题

我们在 TI 的定点数字信号处理芯片 TMS320C6211 上实时实现了符合 ITU-T G. 728 的全部功能,实时实现了 G. 728 的编解码功能,其中主要有以下难点:

1) 算法的定点化。由于采用定点数字信号处理芯片 C6211 对 G. 728 建议的算法进行定点实现,所以要对 LD-CELP 算法进行定点化。采取的措施是,在用 DSP 定点实现之前,先将浮点算法用定点的高级语言实现,以检验定点实现的精度是否满足要求。

2) 语音信号与编解码缓冲区的维护。中断部分和编解码部分之间的数据交换采用双缓冲区的结构。在同一时间,两个软件部分各使用一个缓冲区,保证了接收发送数据的连续进行。

3) 存储空间的分配。必须维护好一张变量表,每次进入一个模块时,首先使用已经分配但暂时不用的变量。只在不够的情形下,再去分配额外的变量同时将这些新分配的变量记入到变量表中,供其它模块使用。另外维护好一个局部变量堆栈,使得各个模块的局部变量分配在堆栈中,当从该模块退出时,就从堆栈中弹出这些局部变量,释放空间。

4) 程序指令的精简。算法的实时实现,要求程序的复杂度不能超过系统硬件所能提供的处理上限。并且程序的复杂度越低芯片能承担的处理任务就越多,这也利于系统功能的丰富和提高。而程序中的指令的数量决定了系统处理能力的高低。因此,在软件实现过程中,对指令的精简是一个很重要的步骤。

在 150 MHz 主频下,TMS320C6211 芯片处理能力为 1 200 MIPS (Million Instruction per Second)^[3]。G. 728 算法实现编码需 24.4 MCPS (Million Cycle per Second),解码需 14.3 MCPS,程序空间和数据空间分别占用 55.8K Byte 和 11.4K Byte,故单片 C6211 可实现好几路 G. 728 语音编解码。

参考文献:

- [1] Jerry DGibson, Toby Berger, Tom Lookabaugh. 多媒体数字压缩原理与标准[M]. 李煜晖,朱山风,段上为. 北京:电子工业出版社,2000.
- [2] G. 728. Coding of Speech at 16 kb/s Using Low-delay Code Excited Linear Prediction[S].
- [3] 任丽香,马淑芬,李方慧. TMS320C6000 系列 DSPs 的原理与应用[M]. 北京:电子工业出版社,2000.

(编辑:门向生)

Real-time Realization of ITU-T G. 728 Speech Compression Algorithm

LIU Xiang-wen, ZHANG Min, ZHAO Shi-lian

(The Telecommunication Engineering Institute, Air Force Engineering University, Xi'an 710077, China)

Abstract: ITU-T G. 728 recommendation shows a low-delay speech coder at the bit-rate of 16kb/s, which is a kind of CELP speech coder and was worked out by the international Telecommunication Union in 1992. Based on a brief introduction to code-decode algorithm principles, this paper discusses, in detail, the real-time realization hardware designing and software development of LD-CELP algorithm of G. 728 on TMS320C6211 and the key technology in the design of system.

Keywords: G. 728 recommendation; TMS320C6211; speech coder