

用 ISP 器件和 IR2110 芯片研制高压多路波形发生器

赵世强, 侯传教, 王宽仁
(空军工程大学 电讯工程学院, 陕西 西安 710077)

摘要:论述了利用 ISP 器件产生 13 路脉冲波形的的设计方法及具体的实现电路,分析了由 MOS 管专用驱动芯片 IR2110 组成的高压自举脉冲功率放大电路的工作原理。

关键词:在系统可编程技术;多路波形发生器;高压自举电路

中图分类号:TN782 **文献标识码:**A **文章编号:**1009-3516(2002)01-0075-03

ISP 器件(即在系统可编程器件)是 90 年代初出现的新型数字电路器件。它具有集成度高、体积小、可靠性强、可以重复写入擦除等特点,设计人员不用专门的编程器而仅用一根编程电缆通过计算机就可对电路板上的 ISP 器件直接编程。我们用 Lattice 公司的 isp1016 芯片^[1]完成了多路波形的产生,利用 IR 公司的 IR2110 驱动芯片^[2]制作了高压脉冲输出电路。

1 电路的设计要求

某新型设备要求产生如图 1 所示的 13 种波形,而且要求输出的信号幅度 80 ~ 100 V,输出电流 30 ~ 50 mA。图中 $T_1 = 1/180$ s, $T_2 = 1/120$ s, $T_3 = 12/360$ s,经计算时钟确定为 360 Hz。 T_1 为 2 个时钟的宽度, T_2 为 3 个时钟的宽度, T_3 为 12 个时钟的宽度,13 路波形均为脉冲序列信号,信号长度 T 均为 $3T_1 + 2T_2 + T_3$ 共 24 个时钟的宽度。 Z_{13} 与 Z_1 相与后输出。

2 实现电路

根据设计要求,可以看出输出 13 路脉冲序列信号波形较复杂,而且要求脉冲输出的幅度高,电流大,因此实现设计电路必须包括三个功能块:时钟脉冲产生电路、13 路脉冲序列信号产生电路和多路脉冲放大电路,框图如图 2 所示。

为了保证脉冲波形的精度,采用晶体振荡器,产生频率为 3.579 545 MHz 的方波,经 9 943 分频器分频后产生频率为 360 Hz 的多路脉冲序列信号的时钟脉冲,作为模 24 计数器的时钟。模 24 计数器和组合电路组成计数型多路序列产生器,产生 13 种波形的序列信号。实现 9 943 分频、产生 13 路脉冲信号的电路至少需要 20 多个触发器和几十个门电路,若采用常规的中小规模 TTL 集成电路要用十几个芯片才能实现。为了保证设备的体积小、可靠性强、便于研制中的改写,同时兼顾到经济性,我们选用了一片 ISP 器件 isp1016 芯片来实现分频和脉冲产生电路。

脉冲产生电路输出的 13 路脉冲信号的幅度只有 5 V 左右,远不能满足设计要求,必须对信号进行放大,使输出幅度和输出电流达到设计指标。我们采用了 IR2110 驱动芯片组成 13 路脉冲放大电路。

为防止因 IR2110 或功率放大管损坏后输出级的高电压损坏 isp1016,在 isp1016 和 IR2110 之间接入光

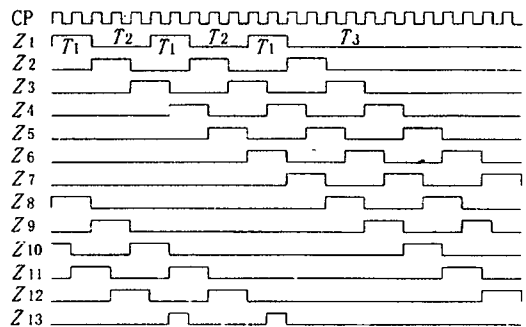


图 1 高压多路波形发生器输出波形图

耦合电路,实现高、低电压的隔离。

2.1 9 943 分频电路的设计

9 943 分频电路的实现需要 14 级触发器。它的设计在 Lattice 公司提供的 ISP Synario system 开发软件下用 ABEL 语言输入,输入程序如下:

```
"INPUTS "    输入
  CK PIN;
"OUTPUTS "   输出
  Q0, Q1, Q2, Q3, ..., Q13  NODE  ISTYPE
REG;
S = [ Q13, ..., Q1, Q0 ];
EQUATIONS
  S. CLK = CK;
  WHEN (S = 9942) THEN S. = 0;
  WHEN (S < 9942) THEN S. = S. fb + 1
END
```

2.2 13 路脉冲信号产生电路

13 路脉冲信号产生电路有两种选择方案:一种是首先产生一路序列信号,然后经移位寄存器延时再产生其余 11 路序列信号, Z_1 、 Z_4 相与后产生第 13 路信号。另一种方案采用计数型脉冲序列信号产生器直接产生 13 路脉冲信号。若采用前一种方案要用几十个触发器和多级门电路组成,采用后一种方案只需 5 级触发器和几十个门电路组成。因为 isp1016 门电路资源丰富,因此我们选用后一种方案。

13 路脉冲信号产生电路产生的序列信号长度均为 24 个时钟宽度,所以它由一个模 24 计数器和 13 路输出的组合电路组成。组合电路的逻辑表达式由图 1 的 Z_1 、 Z_2 、 \dots 、 Z_{13} 等信号与时钟脉冲的关系;可写出它们的逻辑表达式。例如: $Z_1 = \Sigma(0, 1, 5, 6, 10, 11)$, $Z_2 = \Sigma(2, 3, 7, 8, 12, 13)$, \dots , $Z_{12} = \Sigma(22, 23, 3, 4, 8, 9)$, $Z_{13} = Z_1 Z_4$ 。

模 24 计数器和 13 路输出的组合电路设计输入用 ABEL 语言描述为:

```
"INPUTS "    输入
Q13 PIN;    "Q13 为 9943 分频电路中最后一级触发器的输出
"OUTPUTS "   输出
  Q1, Q2, Q3, Q4, Q5  NODE  ISTYPE  REG;
  Z1, Z2, ..., Z13  PIN  ISTYPE  COM;
  Z = [ Z1, Z2, ..., Z12 ];
  S = [ Q5, Q4, Q3, Q1, Q0 ];
  C, X = . C. , . X. ;
EQUATIONS
S. CLK = ! Q13;
WHEN (S = 23) THEN S. = 0;
WHEN (S < 23) THEN S. = S. fb + 1
Z1 = !Q5&!Q4&!Q3&!Q2&!Q1#!Q5&!Q4&!Q3&!Q2&Q1
    #!Q5&!Q4&Q3&!Q2&Q1#!Q5&!Q4&Q3&Q2&!Q1
    #!Q5&Q4&!Q3&Q2&!Q1#!Q5&Q4&!Q3&!Q2&Q1;

Z12 = Q5&!Q4&Q3&Q2&!Q1#Q5&!Q4&Q3&Q2&Q1
    #!Q5&!Q4&!Q3&Q2&Q1#!Q5&!Q4&Q3&!Q2&!Q1
    #!Q5&!Q4&!Q3&Q2&Q1#!Q5&!Q4&Q3&!Q2&!Q1;
Z13 = Z1&Z4;
TEST_VECTORS    " 电路检测
```

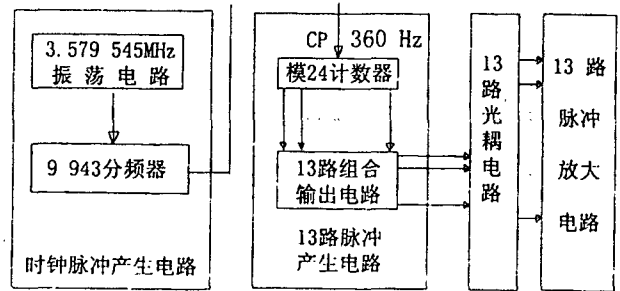


图2 高压多路波形发生器方框图

```

[Q13] - > [Z]
@ REPEAT 48 {[C] - > [X];}
END

```

2.3 输出电路的设计

由图 1 波形可见, Z_1 至 Z_{13} 频率低且低电平持续时间比较长, 如果采用普通共发射极电路把 Z_1 至 Z_{13} 信号放大到 80 ~ 100 V 幅度且能输出 30 ~ 50mA 的电流, 由于输出低电平期间管子导通饱和, 集电极电阻功耗可达几十瓦, 显然这种电路不可取。利用 IR 公司的 MOS 管驱动芯片 IR2110 特有的高压自举电路, 在输出级功耗很小的条件下, 成功地使输出电路达到上述要求。电路结构如图 3 所示。

当输入脉冲 HIN 为高电平时, 触发器 A 的 Q 为高电平, 场效应管 T_1 导通饱和, T_2 截止, HO 端为高电平(约 14.3V), 场效应管 T_3 导通, V_s 端电位等于 U_o , 经自举电容 C 耦合, 使 V_s 端电位瞬时抬高, 二极管 D 截止, V_B 电位的抬高经内部电路的电平移动又使 HO 端电位上升, 这种自举作用使场效应管 T_3 迅速由导通进入饱和状态, 使 U_{DS3} 约为 0 V, V_s (即 U_{S3}) 的电位近似等于 100 V。

当输入脉冲 HIN 为低电平时, A 的 Q 为低电平, T_1 截止, T_2 导通饱和, HO 端为低电平, T_3 截止, U_o 等于 0 V, 这种自举作用使输出电压远大于输入信号幅度(5 V)及向芯片供电的电压(15 V)幅度。因为 V_{DD3} 最大值可为 500 V, 故 U_o 最大可接近 500 V。实验证明, 当脉冲频率变低时, 应增大自举电容 C 的数值, 否则输出波形出现失真。

用上述方案设计制作的电路经调试和测试性能完全达到了设计要求, 且具有体积小、可编程、耗电少、可靠性高等优点。

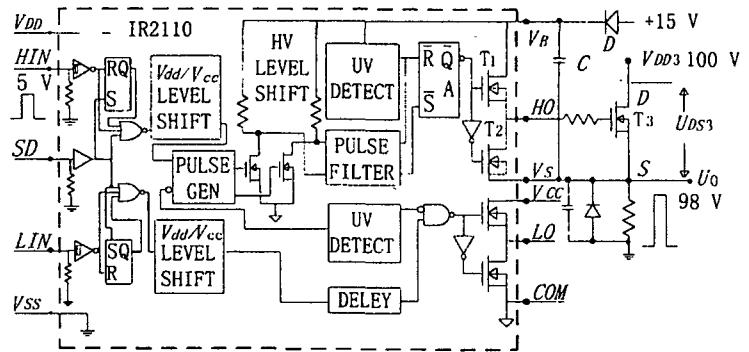


图 3 由 IR2110 组成的高压自举电路

参考文献:

[1] 黄正谨. 在系统编程技术及其应用[M]. 南京:东南大学出版社,1997.
 [2] 宋 筱. 高压高速 MOSFET 驱动器 - IR2110[J]. 国外电子元器件,1997,(1):30 - 31.

(编辑:门向生)

The Development of High Voltage Multiplex Waveform Generator with ISP Device and Chip IR2110

ZHAO Shi - qiang, HOU Chuan - jiao, WANG Kuan - ren

(The Telecommunication Engineering Institute, Air Force Engineering University, Xi'an 710077, China)

Abstract: The paper discusses designing method of generating 13 channel pulse waveforms with the ISP(In System Programmable) device and the working principle of the detailed circuit, meanwhile it also discusses the working principle of the high voltage bootstrap pulse power amplifying circuit which consists of special driving chip IR2110 of MOS transistor.

Key words: technique of in system programmable; multiplex waveform generator; high voltage bootstrap circuit